

IDENTIFICACION DE LA UNIDAD DE APRENDIZAJE							
Unidad académica: Centro de Investigación en Ingeniería y Ciencias Aplicadas							
Programa educativo: Licenciatura en Tecnología con Área Terminal en Electrónica.				Nombre de la unidad de aprendizaje: Introducción al VHDL y diseño de bloques funcionales			
Fecha de elaboración: 21 de febrero de 2014				Fecha de revisión y/o actualización			Semestre: Tercer
Programa elaborado por: J Jesús Escobedo Alatorre				Ciclo de formación: Profesional		Área curricular: Ciencias de la Disciplina	
Clave	HT	HP	TH	Créditos	Tipo de unidad de aprendizaje	Carácter de unidad de la aprendizaje	Modalidad
	3	2	5	8	Teórico-Practico	Obligatoria	Presencial
Programas académicos en los que se imparte. Ninguno							
Prerrequisitos Sistemas digitales combinacionales y secuenciales			UA antecedente recomendada Ninguna			UA consecuente recomendada.	
Presentación de la unidad de aprendizaje. Dar las herramientas básicas al estudiante para introducirlo al diseño de estructuras funcionales básicas, todo esto orientado al uso del lenguaje descriptivo de hardware e implementado en circuitos programable. Se hará uso de herramientas de software y hardware para simulación, emulación y pruebas							
Propósito de la unidad de aprendizaje. Estudiar y diseñar los sistemas digitales básicos y modulares mediante el uso de esquemas tradicionales y su comparación el diseño mediante el lenguaje descriptivo de hardware (HDL) así como su compilación, simulación implementación, Tener una orientación sobre el alcance, los pros y contras de la implementación de estos implementados en circuitos programables dedicados							
Competencias profesionales. Capacidad para desarrollar e impulsar nuevos modelos tecnológicos. Capacidad para identificar, plantear y resolver problemas. Conocimiento sobre el área de estudio y la profesión.					Contribución de la unidad de aprendizaje al perfil de egreso. <ul style="list-style-type: none"> • Maneja lenguajes de programación tales como lenguaje C, ensamblador, VHDL, etc. • Es capaz de evaluar y adaptar tecnologías existentes o en fase de desarrollo. • Puede desarrollar sistemas para el procesamiento digital de señales. 		
ESTRUCTURA DE LA UNIDAD DE APRENDIZAJE							
Contenidos				Secuencia temática			

1. Introducción a los circuitos digitales programables	1.1 Circuitos digitales configurables 1.2. Clasificación de los circuitos digitales configurables 1.3. Dispositivos lógicos programables 1.4. Arreglos de compuertas programables
2. Arquitecturas y metodología de diseño con dispositivos lógicos programables	2.1. Dispositivos programables simples (SPLD) 2.2. Clasificación y características de los SPLD 2.3. Arquitecturas comerciales representativas de las familias 2.4. Metodología de diseño
3. Arquitecturas de dispositivos lógicos complejos	3.1. Dispositivos programables complejos (CPLD) 3.2. Clasificación y características de los CPLD 3.3. Arquitecturas comerciales representativas de las familias
4. Arquitecturas de arreglos de compuertas programables en campo	4.1. Arreglo de compuertas programables (FPGA) 4.2. Clasificación y características de los FPGA 4.3. Arquitecturas comerciales representativas de las familias
5. Lenguajes de descripción de hardware (HDL)	5.1 Introducción al diseño con un HDL 5.2 Fundamentos de un HDL. 5.3 Elementos de un HDL. 5.4 Declaraciones básicas. 5.5 HDL concurrente y secuencial. 5.6 Aspectos avanzados del lenguaje. 5.7 Programas.
6. Metodología de diseño con CPLDs y FPGAs utilizando VHDL.	6.1 Herramientas de desarrollo. 6.2 Metodología de diseño utilizando esquemático. 6.3 Metodología de diseño utilizando un HDL. 6.4 Metodología de diseño combinada

CRITERIOS DE EVALUACIÓN

Modalidad de evaluación sugerida	Marque el método empleado (X)	Porcentaje de evaluación
Exámenes parciales	(X)	30
Examen final	(X)	20
Participación en clase	(X)	10
Círculos de estudio	()	
Búsqueda de información	()	
Realización de practica	(X)	30
Reseña de lecturas selectas	()	
Asistencia	(X)	5
Otra (especifique): Tareas	(X)	5
Total		100

BIBLIOGRAFIA

Bibliografía básica	Bibliografía complementaria
<p>1. R. de J. Romero-Troncoso, Electrónica Digital y Lógica Programable, Ed. Universidad de Gto., México, 2007.</p> <p>2. R. de J. Romero-Troncoso, Sistemas digitales con VHDL, Ed. Legaria, México, 2004.</p> <p>3. S. D.Brown, R.J.Francis, J. Rose. Z.G.Vranesic.Klwer Filed-Programmable Gate Arrays Academic Publishers</p> <p>4. ASIC FPGA.Verification-Guide.to.Component.Modeling - 2005</p>	<p>Hojas de datos de fabricantes.</p>